



2002年12月4日

「世界最高速100 Gbit/s光通信用IC」を開発

～ 従来の光通信速度を10倍にするIC技術 ～

日本電信電話株式会社（以下NTT、本社:東京都千代田区、代表取締役社長:和田紀夫）は、従来の最も高速な商用ネットワークの10倍の通信速度に相当する毎秒100ギガビット(*1)でのスイッチ動作を行なう光通信用集積回路（以下IC）を開発し、電気信号の時分割多重(*2)および分離動作に成功しました。電気信号の論理処理速度としては世界最高速です。

NTTフォトリソクス研究所では、電子移動度(*3)の高い半導体であるインジウムリン（InP）を用い、ゲート長を100ナノメートル（1万分の1ミリメートル）まで微細化した高電子移動度トランジスタ(HEMT)(*4)を均一に集積化する技術を開発するとともに、新回路構成の考案により、これまでトランジスタを集積化したICでは実現困難と言われていた毎秒100ギガビットのスイッチ動作を世界に先駆けて実現し、併せてそのエラーフリー動作(*5)に成功しました。

今回開発したICは、低速並列信号を高速直列信号に時分割多重する多重化回路と、高速直列信号を低速並列信号に変換する分離回路です。今後本技術の応用により、ネットワーク機器の通信速度をこれまでの商用システムの10倍に高速化することが可能となり、1波長の光で長さ6時間分の映像データ（DVD3枚分）を約1秒間で送れるようになるものと期待されます。

〈開発の経緯〉

データトラフィックの増大は急速に進んでおり、近い将来にはテラビット(*1)級の伝送容量が必要になると言われています。1本の光ファイバでより多くの情報を運ぶための技術の一つ、時分割多重を用いたシステムとしては、毎秒10ギガビットのシステムが実用化され、毎秒40ギガビットのシステムの開発が進められています。時分割多重システムの通信速度は、ネットワーク機器の光送受信部を構成する超高速ICの動作速度によって決まり、システムを高速化するためには、より高速なトランジスタを集積化するプロセス技術と超高速回路設計技術が必要です。

現在、毎秒40ギガビットの光通信システム実現の為に、世界各機関で「超高速IC」の研究開発が精力的に進められており、これまでに40ギガビット級

ICが開発されていますが、これ以上高速なICについてはエラーフリー動作が確認されておらず、「毎秒100 ギガビット以上でエラーフリー動作するIC」を実現することはできませんでした。この理由は、1) 超高速トランジスタを均一に製作する技術が実現困難であったこと、及び2) バッファ回路を有する従来の回路構成では超高速動作と大出力振幅とを同時に実現することが困難であったこと、によるものでした。

これに対しNTTフォトリクス研究所では、高速性に優れたインジウムリンを用いたアプローチを採用するとともに、素子製作技術と回路設計技術とを極限まで追究することにより、世界中のIC研究者が目指していた100 Gbt/sの壁を初めて破ることに成功致しました。

〈技術のポイント〉

- 1) 電流利得遮断周波数(*6) 200 GHz級のインジウムリン高電子移動度トランジスタを同一半導体チップ上に均一に製作するデバイス集積化技術の開発。
- 2) バッファ回路の不要な新回路構成の考案による超高速動作と大出力振幅とを兼ね備えたICの実現。

第一の特徴は、電子移動度の高いインジウムガリウムヒ素層をチャネルとするインジウムリン高電子移動度トランジスタを用い、そのゲート長を100 ナノメートルまで微細化し、これらを均一に集積化する技術を開発したことにあります。インジウムリン高電子移動度トランジスタは、トランジスタの高周波特性の尺度である電流利得遮断周波数が他の電子デバイスに比較して最も高く、高速動作に有利です。毎秒100ギガビットで動作する多重化・分離ICを実現するためには、電流利得遮断周波数200ギガヘルツ程度のトランジスタが必要であることに加え、半導体チップ上でのトランジスタの閾値の均一性と、相互コンダクタンスに比べて充分低いドレインコンダクタンスの実現が必須となります。NTTフォトリクス研究所では、InPゲートリセスエッチストップパ層(*7)を導入したエピタキシャル構造(*8)を高精度で実現する高均一結晶成長技術、およびサブ100ナノメートル微細ゲート加工技術の開発を行ない、極めて高性能かつ均一性の高いトランジスタを集積化することに成功しました。

第二の特徴は、新たに考案した回路構成によるICの高速化です。従来技術による多重化回路構成では、出力バッファ回路は入力容量の大きい出力ドライバ回路を駆動する必要があるため、出力バッファ回路の特性が回路全体の高速動作を制限していました。この制限を排除するため、本ICでは多重化論理回路部に外部負荷(*9)を直接駆動する機能を組み込むことを考案し、出力バッファ回路をなくすことにより高速化を図りました。これに加えて、多重化論理回路部にピーキング技術(*10)を用いることによりさらなる広帯域化を図り、毎秒100ギガビットでのエラーフリー動作に成功しました。本多

重化ICは、このような超高速動作を実現しつつ、同時に1 Vという大きな出力振幅を備えていることから、今後幅広い応用が期待されます。

〈今後の展開〉

今回の開発により、トランジスタ回路を用いて毎秒100ギガビットの信号を電氣的に多重・分離処理することに成功しました。今後は、処理速度のさらなる向上とシステム化技術の開発を推進し、高精細映像データや大容量設計データなどを快適にやりとりできるブロードバンドネットワークの一層の高度化ならびに低コスト化を目指していきます。

本技術の詳細は、12月 9～11日に米国カリフォルニア州サンフランシスコで開催予定の「国際電子デバイス会議」(IEDM: International Electron Devices Meeting)で発表の予定です。

〈用語解説〉

- *1 ギガビット、テラビット： ビットは二値信号の情報量の単位。1 ギガビットは10億ビット、1 テラビットは1兆ビットに相当する。
- *2 時分割多重： 時間軸上で情報を多重化する方法。通信システムを用いて情報を伝送する際に、時間を細かく区切って交互に複数の情報を載せることにより多重化する方式を時分割多重方式という。これに対し、1本の光ファイバの中に複数の波長の光を通し、その各々に別々の情報を担わせることにより多重化する方式を波長多重方式という。通常、超高速光通信システムは両者の組合せにより構成される。
- *3 電子移動度： 半導体における電子の動きやすさの尺度。電子の移動度が高いほどトランジスタ内の電子の速度は高く、スイッチ動作は高速化される。
- *4 高電子移動度トランジスタ(HEMT)： 高純度の半導体チャネル層に形成された二次元電子ガスの電子数を、ショットキ金属からなるゲートを用いて制御する電界効果トランジスタ。
- *5 エラーフリー動作： ICの入力信号と出力信号との論理比較をおこなない、IC中で生じた誤りビット数を全入力信号ビット数で割った値で定義される誤り率が、ある時間内においてゼロの状態(ICが動作すること)。
- *6 電流利得遮断周波数： トランジスタの高周波性能をあらわす指標の一つ。トランジスタの電流利得が1となる周波数で定義され、この値

が高いほどトランジスタのスイッチ動作は高速となる。

- *7 ゲートリセスエッチストッパ層： あらかじめエピタキシャル層中に挿入された、エッチング液により侵食されない半導体層。このエッチストッパ層の働きにより、FETの閾値電圧を均一に制御することが可能となる。
- *8 エピタキシャル構造： 半導体基板の上に複数の半導体結晶薄膜が積層された構造。
- *9 外部負荷： ICに接続される負荷。高周波回路では一般に特性インピーダンスである50Ωが負荷として接続される。
- *10 ピーキング技術： 共振現象を利用して高周波特性を改善する回路技術。

〔本件問い合わせ先〕

NTT先端技術総合研究所

企画部 情報戦略担当

澤木、甕（もたい）、佐々木

TEL: 046-240-5152

E-mail: st-josen@tamail.rdc.ntt.co.jp



[NTT NEWS RELEASE](#)